

半導体デバイス製作実験センターの活用によるシリコン中不純物の制御・特性評価手法の開発

工学部 電子情報工学科 教授 田中 秀司

分野 半導体工学

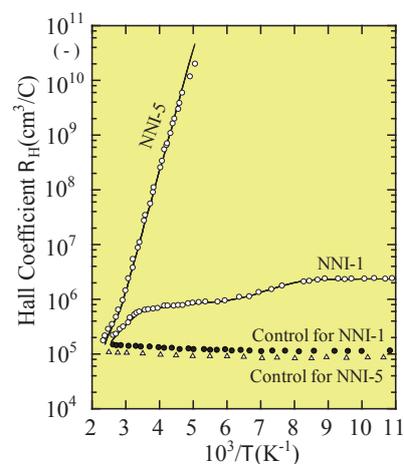
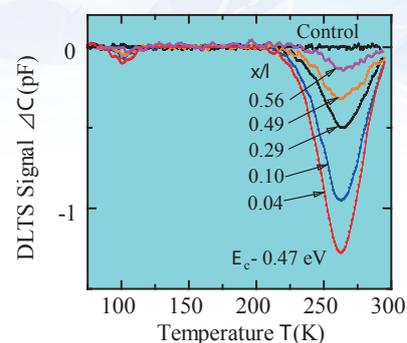
キーワード シリコン、不純物制御、DLTS、ホール効果、集積回路製作体験

研究概要

シリコン結晶中に存在する格子欠陥が半導体デバイス特性並びに製品の歩留りに影響を与える。そのためシリコン中の格子欠陥の正体をつきとめ、それを制御する技術を開発することが必要とされている。

本研究室では、シリコン結晶中に導入された微小格子欠陥を同定し、その制御法の確立を目指し、半導体結晶中に存在する欠陥起因電子準位を電氣的に評価するための新しい評価法の開発研究を行っている。n形シリコン中ニッケルのDLTS (Deep Level Transient Spectroscopy) とホール係数の温度特性の結果を右図に示す。

また、半導体工学入門やICの製作技術などの講義とpMOSインバータ製作を、本学「半導体デバイス製作実験センター（クリーンルーム）」の設備を利用して行っている。当センターでは、シリコン基板から洗浄、不純物の熱拡散、リソグラフィ、電極配線、デバイス評価までの一連の工程を体験実習することが可能であり、これらの体験実習を通して、半導体工学の先端技術者の養成に取り組んでいる。



半導体デバイス製作実験センター（クリーンルーム）

利点特徴

- ・シリコンデバイスの歩留り向上
- ・高度先端技術者の養成

応用分野

シリコンデバイスの電氣的特性の向上